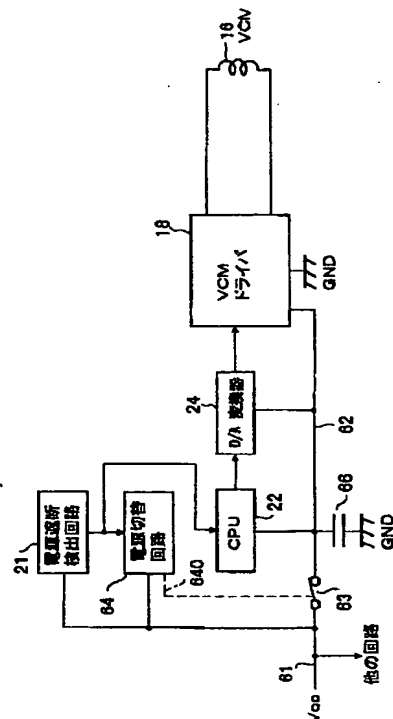


(11)Publication number : 2000-021073
(43)Date of publication of application : 21.01.2000

G11B 19/00
G11B 21/02

(72)Inventor : KUSUMOTO TATSUHARU
NAGAFUNE KOJI
KARITA HIROYUKI

2007/02/19



【特許請求の範囲】

【請求項 1】 ヘッドにより情報の記録再生が行われる磁気記録媒体を高速回転するスピンドルモータと、前記ヘッドを前記媒体の半径方向に移動させるための駆動力を発生するボイスコイルモータとを備え、前記媒体の回転停止状態では前記ヘッドが前記媒体上の、もしくは媒体外の所定の退避箇所のリトラクトされる磁気ディスク装置において、

前記磁気ディスク装置の電源の遮断を検出する電源遮断検出手段と、

通常状態においては、前記ボイスコイルモータを制御することで前記ヘッドを前記媒体上の目標位置にシーク・位置決めするヘッド制御を行う制御手段であって、前記電源遮断検出手段による電源遮断検出時には、前記ヘッドを前記退避箇所のリトラクトする際の当該ヘッドの前記媒体上の位置で決まるヘッド移動距離に応じた駆動力が発生するように前記ボイスコイルモータを制御して、前記ヘッドを前記退避箇所のリトラクトさせるアンロード制御を行う制御手段と、

前記電源遮断検出手段による電源遮断検出時に前記制御手段の少なくとも前記アンロード制御を行うのに必要な部分に選択的に電源を供給するのに用いられる補助電源手段とを具備することを特徴とする磁気ディスク装置。

【請求項 2】 前記制御手段は、前記ヘッドを前記退避箇所のリトラクトさせるための駆動力の発生に必要な制御量を前記ヘッドの前記媒体上の位置で決まる前記ヘッド移動距離に応じて決定する処理を前記ヘッド制御と並行して実行し、前記電源遮断検出手段による電源遮断検出時には、その直前に決定されている前記制御量に対応する駆動力が発生するように前記ボイスコイルモータを制御することを特徴とする請求項 1 記載の磁気ディスク装置。

【請求項 3】 種々のヘッド移動距離毎に、その距離に応じた前記ヘッドのアンロード制御のための駆動力の発生に必要な制御量の時系列パターンが登録された制御量パターンテーブルを更に具備し、

前記制御手段は、前記テーブルを参照することで、前記ヘッドの位置で決まる前記ヘッド移動距離に応じた前記制御量の時系列パターンを取得する処理を前記ヘッド制御と並行して実行し、前記電源遮断検出手段による電源遮断検出時には、その直前に取得されている前記制御量の時系列パターンに対応する駆動力が発生するように前記ボイスコイルモータを制御することを特徴とする請求項 1 記載の磁気ディスク装置。

【請求項 4】 前記制御手段は、外部から前記磁気ディスク装置に対して予め定められた一定時間コマンドが発行されなかった場合に、前記ヘッドを前記媒体上の予め定められたアンロード待機エリアに待機させ、この状態で前記電源遮断検出手段により電源遮断が検出された場合には、前記ヘッドを前記アンロード待機エリアから前

記退避箇所のリトラクトする際の当該アンロード待機エリアの位置で予め決定されるヘッド移動距離に応じた駆動力が発生するように前記ボイスコイルモータを制御して、前記ヘッドを前記退避箇所のリトラクトさせることを特徴とする請求項 1 記載の磁気ディスク装置。

【請求項 5】 ヘッドにより情報の記録再生が行われる磁気記録媒体を高速回転するスピンドルモータと、前記ヘッドを前記媒体の半径方向に移動させるための駆動力を発生するボイスコイルモータとを備え、前記媒体の回転停止状態では前記ヘッドが前記媒体上の、もしくは媒体外の所定の退避箇所のリトラクトされる磁気ディスク装置において、

前記磁気ディスク装置の電源の遮断を検出する電源遮断検出手段と、

通常状態においては、前記ボイスコイルモータを制御することで前記ヘッドを前記媒体上の目標位置にシーク・位置決めするヘッド制御を行う制御手段であって、前記電源遮断検出手段による電源遮断検出時には、前記ヘッドの移動速度が予め定められた一定速度となるように、前記ボイスコイルモータに発生する逆起電圧に基づいて当該ボイスコイルモータをフィードバック制御することで、前記ヘッドを前記退避箇所のリトラクトさせるアンロード制御を行う制御手段と、

前記電源遮断検出手段による電源遮断検出時に前記制御手段の少なくとも前記アンロード制御を行うのに必要な部分に選択的に電源を供給するのに用いられる補助電源手段とを具備することを特徴とする磁気ディスク装置。

【請求項 6】 前記補助電源手段が、前記装置の電源により電荷が蓄積されるコンデンサを含むことを特徴とする請求項 1 または請求項 5 記載の磁気ディスク装置。

【請求項 7】 前記装置の電源を供給するための第 1 の電源ラインと、

前記第 1 の電源ラインからの電源を前記制御手段に供給するための第 2 の電源ラインと、

前記第 1 及び第 2 の電源ライン間の接続／切り離しを行うためのスイッチであって、前記第 1 の電源ラインを介して前記装置の電源が供給されている装置電源投入状態において閉状態に設定され、前記電源遮断検出手段による電源遮断検出時に開状態に切り替え設定されるスイッチとを更に具備し、

前記コンデンサの一端が前記第 2 の電源ラインに接続されていることを特徴とする請求項 6 記載の磁気ディスク装置。

【請求項 8】 前記補助電源手段が、前記スピンドルモータの回転によって発生する逆起電圧を整流する整流回路と、前記整流回路の直流電圧を安定化するための電源安定化回路とを含むことを特徴とする請求項 1 または請求項 5 記載の磁気ディスク装置。

【請求項 9】 前記装置の電源を供給するための第 1 の電源ラインと、

前記第 1 の電源ラインからの電源を前記制御手段に供給するための第 2 の電源ラインと、

前記第 1 及び第 2 の電源ライン間の接続／切り離しを行うための第 1 のスイッチであって、前記第 1 の電源ラインを介して前記装置の電源が供給されている装置電源投入状態において閉状態に設定され、前記電源遮断検出手段による電源遮断検出時に開状態に切り替え設定される第 1 のスイッチと、

前記電源安定化回路の出力と前記第 2 の電源ラインとの間の接続／切り離しを行うための第 2 のスイッチであって、前記装置電源投入状態において開状態に設定され、前記電源遮断検出手段による電源遮断検出時に閉状態に切り替え設定される第 2 のスイッチと、

前記整流回路の出力と前記電源安定化回路の入力との間の接続／切り離しを行うための第 3 のスイッチであって、前記装置電源投入状態において開状態に設定され、前記電源遮断検出手段による電源遮断検出時に閉状態に切り替え設定される第 3 のスイッチとを更に具備することを特徴とする請求項 8 記載の磁気ディスク装置。

【請求項 10】 前記制御手段が、通常状態においては前記装置の電源の供給を受けて前記ヘッド制御を含む装置全体の制御を行い、前記電源遮断検出手段による電源遮断検出時には前記補助電源の供給を受けて前記アンロード制御を行う CPU を含んでいることを特徴とする請求項 1 または請求項 5 記載の磁気ディスク装置。

【請求項 11】 前記制御手段が、通常状態においては前記装置の電源の供給を受けて前記ヘッド制御を含む装置全体の制御を行い、前記電源遮断検出手段による電源遮断検出時には前記補助電源の供給を受けて前記アンロード制御を行う CPU であって、当該 CPU 内の前記アンロード制御に必要な要素部分のみを動作させる低電圧モードが設定可能な CPU を含み、

前記 CPU は前記電源遮断検出手段による電源遮断検出に応じて前記低電圧モードに設定されることを特徴とする請求項 1 または請求項 5 記載の磁気ディスク装置。

【請求項 12】 前記制御手段が、通常状態においては前記装置の電源の供給を受けて前記ヘッド制御を含む装置全体の制御を行う第 1 の CPU と、前記第 1 の CPU と比較して機能が限定され、当該第 1 の CPU より低電圧で動作可能な第 2 の CPU であって、前記電源遮断検出手段による電源遮断検出時に前記補助電源の供給を受けて前記アンロード制御を行う第 2 の CPU とを含むことを特徴とする請求項 1 または請求項 5 記載の磁気ディスク装置。

【請求項 13】 前記装置の電源を供給するための第 1 の電源ラインと、

前記第 1 の電源ラインを介して前記装置の電源が供給されている装置電源投入状態においては前記第 1 の電源ラインからの電源を、前記装置の電源が遮断されている状態においては前記補助電源を、前記制御手段に供給する

のに用いられる第 2 の電源ラインと、

前記第 1 及び第 2 の電源ライン間の接続／切り離しを行うための第 1 のスイッチであって、前記装置電源投入状態において閉状態に設定され、前記電源遮断検出手段による電源遮断検出時に開状態に切り替え設定される第 1 のスイッチと、

前記装置電源投入状態においては前記第 2 の電源ラインを前記制御手段中の前記第 1 及び第 2 の CPU のうちの第 1 の CPU 側に接続し、前記電源遮断検出手段による電源遮断検出時には前記第 2 の電源ラインの接続先を前記第 1 の CPU 側から前記第 2 の CPU 側に切り替える第 2 のスイッチとを更に具備することを特徴とする請求項 12 記載の磁気ディスク装置。

【請求項 14】 ヘッドにより情報の記録再生が行われる磁気記録媒体を高速回転するスピンドルモータと、前記ヘッドを前記媒体の半径方向に移動させるための駆動力を発生するボイスコイルモータとを備え、前記媒体の回転停止状態では前記ヘッドが前記媒体上の、もしくは媒体外の所定の退避箇所へリトラクトされる磁気ディスク装置に適用される電源遮断時におけるヘッドリトラクト方法であって、

前記磁気ディスク装置の電源の状態を監視して電源遮断を検出し、

前記電源遮断検出時には、前記ボイスコイルモータを制御することで前記ヘッドを前記媒体上の目標位置にシーク・位置決めするヘッド制御モードから、前記ヘッドを前記退避箇所へリトラクトする際の当該ヘッドの前記媒体上の位置で決まるヘッド移動距離に応じた駆動力が発生するように前記ボイスコイルモータを制御して、前記ヘッドを前記退避箇所へリトラクトさせるアンロード制御モードに移行すると共に、前記アンロード制御に必要な回路系に選択的に補助電源を供給することを特徴とする電源遮断時におけるヘッドリトラクト方法。

【請求項 15】 ヘッドにより情報の記録再生が行われる磁気記録媒体を高速回転するスピンドルモータと、前記ヘッドを前記媒体の半径方向に移動させるための駆動力を発生するボイスコイルモータとを備え、前記媒体の回転停止状態では前記ヘッドが前記媒体上の、もしくは媒体外の所定の退避箇所へリトラクトされる磁気ディスク装置に適用される電源遮断時におけるヘッドリトラクト方法であって、

前記磁気ディスク装置の電源の状態を監視して電源遮断を検出し、

前記電源遮断検出時には、前記ボイスコイルモータを制御することで前記ヘッドを前記媒体上の目標位置にシーク・位置決めするヘッド制御モードから、前記ヘッドの移動速度が予め定められた一定速度となるように、前記ボイスコイルモータに発生する逆起電圧に基づいて当該ボイスコイルモータをフィードバック制御することで、前記ヘッドを前記退避箇所へリトラクトさせるアンロー

ド制御モードに移行すると共に、前記アンロード制御に必要な回路系に補助電源を選択的に供給することの特徴とする電源遮断時におけるヘッドリトラクト方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ヘッドにより情報の記録再生を行う磁気ディスク装置に係り、特に電源遮断時にヘッドを所定の退避箇所へリトラクトさせるのに好適な磁気ディスク装置及び同装置に適用される電源遮断時におけるヘッドリトラクト方法に関する。

【0002】

【従来の技術】ヘッドにより情報の記録再生を行う、例えば小型磁気ディスク装置では、コンタクト・スタート・ストップ方式（CSS方式）を適用するのが主流となっている。このCSS方式の特徴は次の通りである。

【0003】まず、装置の非動作状態、即ち記録媒体（記録メディア）としてのディスク（磁気ディスク）が回転していない状態では、ヘッドは当該ディスクと接触している。そしてディスクの回転が始まると、ヘッドは、ディスクとの間に生じる空気流（によるエアベアリング作用）によってディスクから浮上する。したがって、ディスクの回転開始時と停止時には、ヘッドはディスク上を摺動して、ディスク上のデータエリアに「きず」等の損傷を与える可能性がある。

【0004】そこでCSS方式では、ディスクが回転停止状態にある期間、ヘッドはディスク上のデータゾーンとは異なる箇所、例えばデータゾーンの内周側に確保された専用のリング状の退避ゾーン（CSSエリア）に置かれる。そして装置への電源が供給された場合、或いは（ディスクを高速回転させる）スピンドルモータ（SPM）の回転がホストシステムより指示された場合には、ヘッドをCSSエリアに位置付けたままスピンドルモータを定常速度まで立ち上げ、その後、つまりヘッドがディスクから浮上した後、ヘッドをデータゾーンに移動させる。一方、ヘッドがデータゾーンに位置している状態でホストシステムからスピンドルモータの停止指示が与えられると、ヘッドをCSSエリアにリトラクトし、しかる後にスピンドルモータの停止処理を行う。ヘッドをCSSエリアにリトラクトした場合、ボイスコイルモータの駆動力によりヘッド移動機構としてのキャリッジ（アクチュエータ）がストッパに衝突し、これによりヘッドがCSSエリアから飛び出すのが防止される。

【0005】ヘッドの移動はボイスコイルモータ（VCM）によりキャリッジに駆動力を与えることで行われる。この駆動力は、VCM駆動回路（VCMドライバ）からボイスコイルモータに駆動電流（VCM電流）を供給することで発生される。

【0006】さて、装置の使用中に突然電源の供給が断たれた場合、スピンドルモータが停止する前にヘッドをCSSエリアにリトラクトする必要がある。しかし、装

置への電源の供給が断たれていることから、VCMドライバは動作不能となり、ボイスコイルモータに駆動電流を供給することができない。

【0007】そこで、CSS方式を適用する近年の磁気ディスク装置では、装置の動作中に装置の電源からコンデンサに電荷を蓄積し、電源遮断時には当該コンデンサからボイスコイルモータにVCM電流を供給することで電源遮断時のヘッドのリトラクトを実現している。

【0008】一方最近では、ヘッドのロード・アンロード方式を適用する小型磁気ディスク装置が開発されている。ヘッドのロード・アンロード方式の特徴は、ディスクの回転停止時にはヘッドを当該ディスク外に設けられた退避箇所へリトラクト（アンロード）し、回転開始時には定常速度に達した後にヘッドをディスク上に移動

（ロード）する点にある。この方式は、ディスクの表面性を良くしてヘッドの浮上量を下げ記録密度を向上させるのに有効である。つまり、ディスクの表面性を良くすると、スピンドルモータの停止時にヘッドとディスクとが接触するCSS方式は、ヘッドとディスクとの吸着を招くため適用できない。そこで、スピンドルモータの停止時にはディスク外の退避箇所へヘッドをアンロードさせて、ヘッドとディスクとが非接触状態になるようにするロード・アンロード方式の適用が不可欠となってくる。

【0009】ヘッドのロード・アンロード方式におけるヘッドアンロード時には、図2に示すように、ディスク11の外側に当該ディスク11に近接して配置された退避部14の傾斜部141を、キャリッジ13のサスペンション（アーム）131の先端部（タブ）が摺動して上り、これによりヘッド12はディスク11から持ち上げられ、ディスクから外れた（図示せぬストッパの位置で規定される）位置で停止する。ここでは、ヘッド12は退避部14に位置しないが、煩雑な表現を避けるため、ヘッド12が退避部14にリトラクト（アンロード）されると表現する。

【0010】もし、ヘッドのアンロード操作がなされないで装置の電源が断たれると、ヘッドとディスクとの吸着が生じる可能性が極めて高い。そこでヘッドのロード・アンロード方式を適用する磁気ディスク装置においても、装置電源の遮断時に、CSS方式と同様にコンデンサに蓄積された電荷を利用してボイスコイルモータにVCM電流を供給することで、ヘッドのリトラクト（アンロード）を実現している。

【0011】

【発明が解決しようとする課題】ところが、CSS方式を適用した従来の磁気ディスク装置における電源遮断時のヘッドリトラクト技術には、次のような改善の余地がある。この問題について、ディスクのサイズ（直径）が2.5インチの場合を例にとって説明する。

【0012】まず、電源遮断時にコンデンサからボイス

コイルモータにVCM電流が供給されることにより、ヘッドがCSSエリアにリトラクトされるまでの時間は、ヘッドがCSSエリアから最も遠い最外周トラック上にあった場合でも、せいぜい数十msである。この間、コンデンサの容量にもよるが、ボイスコイルモータにほぼ一定のVCCM電流が流れる。この場合、ボイスコイルモータがキャリッジ（ヘッド）を移動する速度は、時間に比例し、移動距離の1/2乗に比例する。

【0013】したがって、CSSエリアの半径が15mm、最内周トラックの半径が16mm、最外周トラックの半径が31mmであるとする、ヘッドを最外周トラックからCSSエリアにリトラクトした場合にキャリッジがストップに衝突するときの速度は、最内周トラックからリトラクトした場合のほぼ4倍になってしまう。但し、CSS方式の場合は、小さい電流でキャリッジを移動できるため、ストップに衝突するときの速度を、衝突による衝撃でヘッド、或いはディスクに損傷を与えないで済む十分に低い速度に設定することが可能となっている。この速度は、ヘッドと接続される端子群を持つFPC（フレキシブルプリント配線基板）のオフセット力以上の力が発生する速度であれば良い。速度の設定は、直列抵抗でVCM電流を制限することで実現される。なお、FPCには、ヘッドの再生出力の増幅等を行うヘッドアンプ回路が実装される。

【0014】しかし、より安定した動作のためには、外周側トラックからCSSエリアにヘッドをリトラクトするときには内周側トラックからリトラクトするときよりVCM電流を減らすのが好ましい。

【0015】以上は、ヘッドのロード・アンロード方式を適用した従来の磁気ディスク装置においても同様である。即ち、ヘッドを最内周トラックからディスクの外側に設けられた退避部にリトラクト（アンロード）する場合に、キャリッジのサスペンション（アーム）の先端部が当該退避部の傾斜部に接するときの移動速度は、最外周トラックからリトラクトする場合のほぼ4倍になってしまう。

【0016】ヘッドを支持するサスペンションの先端部が傾斜部を上るときは摩擦力が大きいので、外周からリトラクトするときでも大きな電流をボイスコイルモータに流す必要がある。このためヘッドのロード・アンロード方式では、上記コンデンサの容量も大きくして、電源遮断時には、当該コンデンサからボイスコイルモータに比較的大きな電流が流れるようにする必要がある。しかし、そのようにすると、ヘッドがディスクの最内周側に位置しているときに電源が遮断されると、キャリッジが過大な速度で傾斜部に当たるとか、ストップに衝突して、ヘッド或いはディスクに損傷を与える虞がある。

【0017】本発明は上記事情を考慮してなされたものでその目的は、装置の電源遮断時にヘッド位置に応じたヘッドリトラクト制御が行えるようにすることで、ヘッ

ドリトラクトの安定化を図ることができる磁気ディスク装置及び同装置に適用される電源遮断時におけるヘッドリトラクト方法を提供することにある。

【0018】本発明の他の目的は、装置の電源遮断時におけるヘッドリトラクト制御が速やかに且つ低電力で行える磁気ディスク装置及び同装置に適用される電源遮断時におけるヘッドリトラクト方法を提供することにある。

【0019】

【課題を解決するための手段】本発明は、磁気記録媒体を高速回転するスピンドルモータと、記録再生用のヘッドを上記媒体の半径方向に移動させるための駆動力を発生するボイスコイルモータとを備えた磁気ディスク装置において、当該装置の電源の遮断を検出する電源遮断検出手段と、通常状態においては、上記ボイスコイルモータを制御することで上記ヘッドを媒体上の目標位置にシーク・位置決めするヘッド制御を行う制御手段であって、上記電源遮断検出手段による電源遮断検出時には、上記ヘッドを上記媒体上の、もしくは媒体外の所定の退避箇所にリトラクトする際の当該ヘッドの媒体上の位置（ヘッド位置）で決まるヘッド移動距離に応じた駆動力が発生するように上記ボイスコイルモータを制御して、上記ヘッドを上記退避箇所にリトラクトさせるアンロード制御を行う制御手段と、上記電源遮断検出手段による電源遮断検出時に上記制御手段の少なくともアンロード制御を行うのに必要な部分に選択的に電源を供給するのに用いられる補助電源手段とを備えたことを特徴とする。

【0020】このような構成においては、電源遮断時にはヘッド制御からアンロード制御に切り替えられ、補助電源手段からの電源供給を受けて制御手段により、ヘッドリトラクトにおけるヘッド位置で決まるヘッド移動距離（リトラクト距離）に応じた駆動力が発生するようにボイスコイルモータが制御され、これによりヘッドが退避箇所にリトラクトされる。

【0021】このように、装置の電源遮断時にヘッド位置に応じたヘッドリトラクト制御が行えるため、ヘッドリトラクトの安定化を図ることができ、キャリッジがストップ或いは退避部の傾斜部に高速度で衝突してヘッド或いはディスクに損傷を与えるのを防止できる。

【0022】また本発明は、上記通常状態において、上記制御手段が上記ヘッドを退避箇所にリトラクトさせるための駆動力の発生に必要な制御量をヘッド位置で決まるヘッド移動距離に応じて決定する処理を上記ヘッド制御と並行して実行し、電源遮断時には補助電源手段からの電源供給を受けて動作して、その直前に決定されている制御量に対応する駆動力が発生するように上記ボイスコイルモータを制御するようにしたことをも特徴とする。

【0023】このような構成においては、通常状態にお

いてヘッド制御と並行してヘッド位置に合わせたリトラクト時の制御量の情報を取得する処理を繰り返し実行することで、電源遮断時には直ちにその直前に決定された制御量の情報を用いて安定したヘッドリトラクト動作を行うことができる。また、電源遮断時にヘッドリトラクトのための制御量の情報を取得する処理を行う必要がないことから、ヘッドリトラクト制御に要する電力が少なくて済む。

【0024】なお、種々のヘッド移動距離（或いはヘッド位置）毎に、その距離（ヘッド位置）に応じたヘッドのアンロード制御のための駆動力の発生に必要な制御量の時系列パターンが登録された制御量パターンテーブルを用意し、このテーブルを上記制御手段が参照することで、ヘッド位置で決まるヘッド移動距離に応じた制御量の時系列パターンを取得する処理をヘッド制御と並行して実行するならば、電源遮断時には、その直前に取得されている制御量の時系列パターンに対応する駆動力が発生するようにボイスコイルモータを制御することで、一層きめ細かなヘッドリトラクト（アンロード）制御を行うことが可能となる。

【0025】また本発明は、外部から磁気ディスク装置に対して一定時間コマンドが発行されなかった場合に、上記ヘッドを媒体上の所定エリア（アンロード待機エリア）に待機させ、この状態で電源遮断が検出された場合には、補助電源手段からの電源供給を受けて、上記制御手段による上記のアンロード制御が行われる構成としたことをも特徴とする。

【0026】このように、ヘッドによる記録再生が行われないような状況では、当該ヘッドをこまめに媒体上のアンロード待機エリアで待機させることで、電源遮断時には、そのアンロード待機エリアの位置から予め決定されるヘッド移動距離に応じたボイスコイルモータの制御が直に行え、且つ安定したヘッドリトラクトが行える。ここでアンロード待機エリアとして、媒体上の最外周トラックと最内周トラックの中間、例えば1/2の位置にあるトラックを割り当てるとよい。こうすると、ヘッドをアンロード待機エリアに移動する際、或いはヘッドをアンロード待機エリアから目標トラックに移動する際の、平均的なヘッド移動距離を最小にすることができる。

【0027】また本発明は、ヘッド制御と並行してヘッド位置に合わせたリトラクト時の制御量の情報を取得する処理を行う代わりに、上記制御手段が、電源遮断検出手段による電源遮断検出時に補助電源手段からの電源供給を受けて、ヘッド移動速度が一定速度となるように、ボイスコイルモータに発生する逆起電圧に基づいて当該ボイスコイルモータをフィードバック制御することで、ヘッドを退避箇所リトラクトさせるアンロード制御を行うようにしたことをも特徴とする。

【0028】このような構成においては、電源遮断時の

ヘッドリトラクトが、ヘッド移動速度を一定速度に維持するためのフィードバック制御のもとで行われることから、一層安定したヘッドリトラクトが行える。

【0029】また本発明は、装置の電源により電荷が蓄積されるコンデンサを含む補助電源手段を用いることをも特徴とする。ここで、装置の電源を供給するための第1の電源ラインと、この第1の電源ラインからの電源を上記制御手段に供給するための第2の電源ラインであって、上記コンデンサの一端が接続される第2の電源ラインとを設けると共に、これら第1及び第2の電源ライン間の接続／切り離しを行うためのスイッチを設けて、上記第1の電源ラインを介して装置電源が供給されている装置電源投入状態では第1及び第2の電源ライン間が接続され、上記電源遮断検出手段による電源遮断検出時には第1及び第2の電源ライン間が切り離される構成とするといふ。

【0030】このような構成においては、装置電源投入状態の期間にコンデンサに蓄積された電荷を利用して、上記制御手段の電源遮断時におけるアンロード制御に必要な電力を供給することができる。

【0031】また本発明は、スピンドルモータの回転によって発生する逆起電圧を整流する整流回路と、この整流回路の直流電圧を安定化するための電源安定化回路とを含む補助電源手段を用いることをも特徴とする。ここで、装置の電源を供給するための第1の電源ラインと、この第1の電源ラインからの電源を上記制御手段に供給するための第2の電源ラインと、これら第1及び第2の電源ライン間の接続／切り離しを行うための第1のスイッチを設けて、装置電源投入状態では第1及び第2の電源ライン間が接続され、上記電源遮断検出手段による電源遮断検出時には第1及び第2の電源ライン間が切り離される構成とすると共に、上記電源安定化回路の出力と第2の電源ラインとの間の接続／切り離しを行うための第2のスイッチ、及び上記整流回路の出力と上記電源安定化回路の入力との間の接続／切り離しを行うための第3のスイッチとを設けて、装置電源投入状態においては上記電源安定化回路が装置から切り離され、電源遮断検出時には装置に接続される構成とするといふ。

【0032】このような構成においては、電源が遮断してもスピンドルモータが慣性力により回転を続けることで発生する当該モータの逆起電圧を利用して、上記制御手段の電源遮断時におけるアンロード制御に必要な電力を供給することができる。

【0033】また本発明は、上記制御手段に、通常状態においては前記装置の電源の供給を受けて前記ヘッド制御を含む装置全体の制御を行い、前記電源遮断検出手段による電源遮断検出時には前記補助電源の供給を受けて前記アンロード制御を行うCPUを含めたことを特徴とする。ここで、上記CPUに、当該CPU内のアンロード制御に必要な要素部分のみを動作させる低電圧

モードが設定可能なCPUを用い、当該CPUが上記電源遮断検出手段による電源遮断検出に応じて低電圧モードに設定される構成とするといふ。

【0034】このような構成においては、電源遮断時のアンロード制御にCPUを用いても、アンロード制御に必要な電力を低減できる。また、アンロード制御にCPUを用いることで、一層安定したヘッドリトラクトを実現できる。

【0035】また本発明は、上記制御手段に、通常状態においては前記装置の電源の供給を受けて前記ヘッド制御を含む装置全体の制御を行う第1のCPUであって、電源遮断検出時における上記補助電源の供給の対象外となる第1のCPUとは別に、当該第1のCPUと比較して機能が限定され、当該第1のCPUより低電圧で動作可能な第2のCPUであって、電源遮断検出時において上記補助電源の供給を受けてアンロード制御を行う第2のCPUとを含めたことを特徴とする。

【0036】このような構成においては、電源遮断時のアンロード制御にCPU（第2のCPU）を用いても、アンロード制御に必要な電力を低減できる。また、アンロード制御にCPUを用いることで、一層安定したヘッドリトラクトを実現できる。

【0037】

【発明の実施の形態】以下、本発明の実施の形態につき、ヘッドのロード・アンロード方式を適用する磁気ディスク装置に適用した場合を例に図面を参照して説明する。図1は本発明の一実施形態に係る磁気ディスク装置の全体構成を示すブロック図である。

【0038】図1において、11はデータが記録される媒体であるディスク（磁気ディスク）、12はディスク11へのデータ書き込み（データ記録）及びディスク11からのデータ読み出し（データ再生）に用いられるヘッド（磁気ヘッド）である。図1の構成では、単一枚のディスク11が配置された磁気ディスク装置を想定しているが、複数毎のディスクが積層配置された構成であっても構わない。また図1の構成では、作図の都合上、ヘッド12はディスク11の一方の面側にのみ設けられるものとする。但し、ヘッド12は、ディスク11の各面に対応してそれぞれ設けられるのが一般的である。

【0039】ディスク11の各面には同心円状の多数のトラックが形成され、各トラックには、位置決め制御等に用いられるサーボデータが記録された複数のサーボエリアが等間隔で配置されている。これらのサーボエリアは、ディスク11上では中心から各トラックを渡って放射状に配置されている。サーボエリア間はデータエリア（ユーザエリア）となっており、当該データエリアには複数のデータセクタが設定される。サーボデータは対応するサーボエリアが存在するシリンダのシリンダ番号を示すシリンダコード、当該シリンダコードの示すシリンダ内の位置誤差を波形の振幅で示すためのバーストデー

タを含む。

【0040】ディスク11の記録面（データゾーン）上の所定のトラック、例えば最外周トラックと最内周トラックの中間、例えば1/2の位置にあるトラックは、ホストシステムから一定時間コマンドが与えられなかった場合にヘッド12を待機させておくためのアンロード待機エリア110として割り当てられている。

【0041】ヘッド12はロータリ型アクチュエータとしてのキャリッジ（ヘッド移動機構）13に取り付けられており、当該キャリッジ13の角度回転に従ってディスク11の半径方向に移動する。これにより、ヘッド12は、目標トラック上にシーク・位置決めされるようになっている。ディスク11の外側には、ディスク11の回転停止状態においてヘッド12をリトラクト（退避）させておくための退避部14が配置されている。この退避部14は、図2に示すように、ディスク11に近接して、且つキャリッジ13に取り付けられたサスペンション131の先端部の移動経路上の所定位置に設けられている。

【0042】ディスク11はスピンドルモータ（SPM）15により高速に回転する。キャリッジ13は、ボイスコイルモータ（VCM）16により駆動される。スピンドルモータ15は、SPMドライバ（SPM駆動回路）17から供給される制御電流により駆動される。ボイスコイルモータ16は、VCMドライバ（VCM駆動回路）18から供給される制御電流により駆動される。本実施形態においてSPMドライバ17及びVCMドライバ18は1チップに集積回路化されている。ドライバ17、18からモータ15、16に供給される制御電流を決定するための値（制御量）は、後述するCPU22により決定される。

【0043】ヘッド12は、ディスク11の目標トラック上にシーク・位置決めされた後、当該ディスク11の回転動作により、そのトラック上を走査する。またヘッド12は走査により、そのトラック上に等間隔を保って配置されたサーボエリアのサーボデータを順に読み込む。またヘッド12は走査により、目標データセクタに対するデータの読み書きを行う。

【0044】ヘッド12はフレキシブルプリント配線板（FPC）に実装されたヘッドアンプ回路（ヘッドIC）19と接続されている。ヘッドアンプ回路19はヘッド12との間のリード/ライト信号の入出力等を司る。ヘッドアンプ回路19は、ヘッド12で読み取られたアナログ出力（ヘッド12のリード信号）を増幅すると共に、リード/ライト回路（リード/ライトIC）20から送られるライトデータに所定の信号処理を施してこれをヘッド12に送る。

【0045】リード/ライト回路20は、ヘッド12によりディスク11から読み出されてヘッドアンプ回路19で増幅されたアナログ出力（ヘッド12のリード信

号)を一定の電圧に増幅するAGC(自動利得制御)機能と、このAGC機能により増幅されたリード信号から例えばNRZコードのデータに再生するのに必要な信号処理を行うデコード機能(リードチャネル)と、ディスク11へのデータ記録に必要な信号処理を行うエンコード機能(ライトチャネル)と、上記リード信号からのサーボデータ抽出を行うサーボ抽出機能とを有している。

【0046】電源遮断検出回路21は、図1の装置の電源が断たれたことを、電源電圧(Vcc)のレベルを監視することで検出する。CPU(Central Processing Unit)22は、制御プログラムが格納されている図示せぬROM(Read Only Memory)を内蔵し、当該制御プログラムに従って磁気ディスク装置の各部の制御を行う。この制御の代表的なものに、リード/ライト回路20により抽出されたサーボデータ中のシリンダコード、バーストデータに基づいてヘッド12を目標トラックの目標位置に移動(シーク・位置決め)するヘッド制御がある。つまりCPU22は、等価的にヘッド制御回路221を有している。この(CPU22のヘッド制御により実現される)ヘッド制御回路221では、ヘッド12を目標位置に移動させるためにVCMドライバ18に与える制御量が、目標位置と現在位置との差(距離)をもとに算出される。通常状態では、ヘッド制御回路221により各サーボエリア単位で算出される制御量がCPU22に内蔵されたシリアルインタフェース(SI)224からD/A(デジタル/アナログ)変換器24を介してVCMドライバ18に与えられる。

【0047】またCPU22は、ホストシステムからスピンドルモータ15の停止指示が与えられた場合に、ヘッド12を退避部14にリトラクト(アンロード)させる通常アンロード制御を行う機能を有する。この通常アンロード制御では、ヘッド12を現在位置から退避部14に一定の速度で移動させるためにVCMドライバ18に与える制御量が、ボイスコイルモータ16の角度回転により発生される起電圧をもとに算出される。またCPU22は、装置への電源が供給された場合、或いはホストシステムからスピンドルモータ15の回転指示が与えられた場合に、退避部14にリトラクトされていたヘッド12をディスク11上にロードさせるロード制御を行う機能も有する。

【0048】更にCPU22は、装置の電源が断たれた場合に、ヘッド12を退避部14にリトラクト(アンロード)させる電源遮断時アンロード制御を行う機能も有する。この電源遮断時アンロード制御においては、ヘッド12を現在位置から退避部14に移動させるのに必要な制御量が、例えば移動先(リトラクト先)と現在位置との差(距離)をもとに算出される、したがってCPU22は等価的に、電源遮断時アンロード制御回路222と、電源遮断検出回路21の検出結果に応じてヘッド制御回路221または電源遮断時アンロード制御回路

222の出力を切り替える切り替え回路223とを有している。

【0049】D/A変換器24は、ヘッド制御時、或いはアンロード制御時等において、CPU22からシリアルインタフェース224を介して与えられるデジタルの制御量をアナログの制御量に変換する。このD/A変換器24の出力は、VCMドライバ18に与えられる。

【0050】SPMドライバ17、VCMドライバ18、ヘッドアンプ回路19、リード/ライト回路20、電源遮断検出回路21、CPU22、D/A変換器24、HDC(図示せず)等には、装置の電源(電源電圧Vcc)が供給される。また電源遮断時には、ヘッド12(キャリッジ13)の移動とその制御に必要なVCMドライバ18、CPU22及びD/A変換器24を含む回路系(以下、アンロード制御回路系と称する)に、補助電源(図6中のコンデンサ66から構成される補助電源、または図7中の電源安定化回路72を含む補助電源)から電源電圧が印加される。この補助電源の仕組みについては、後述する。

【0051】次に、図1の構成における電源遮断時のアンロード制御を中心とする動作を図3のフローチャートを参照して説明する。まず、装置の電源が正常で、つまり電源電圧Vccが正常で、且つスピンドルモータ15が高速回転している通常状態においては、ディスク11上の各トラックに等間隔で配置されているサーボエリアのうち、ヘッド12が走査した位置のサーボエリアに記録されているサーボデータ信号が当該ヘッド12により順次読み取られる。ヘッド12により読み取られたサーボデータ信号はヘッドアンプ回路19により増幅され、リード/ライト回路20に供給される。リード/ライト回路20では、このサーボデータ信号から、シリンダコード、バーストデータ等を抽出し、CPU22に送る。

【0052】CPU22は、リード/ライト回路20によって抽出されたシリンダコード等ををもとに、自身が有するヘッド制御機能(ヘッド制御回路221)を用いて、次のようなヘッド制御を行う。

【0053】まずCPU22は、リード/ライト回路20によりシリンダコードが抽出される毎に、そのシリンダコードからヘッド12の現在位置(シリンダ位置)を検出する。次にCPU22は、検出したヘッド12の現在位置(ヘッド位置)と目標位置(目標シリンダ位置)との差分から、ヘッド12を目標位置に移動させるのに必要なVCMドライバ18に対する符号付きのデジタルの制御量を求める制御演算を行う。

【0054】次にCPU22は、求めたデジタルの制御量をシリアルインタフェース224を介してD/A変換器24に出力する。これによりD/A変換器24は、CPU22からのデジタル制御量を正または負のアナログの制御量(ここでは制御電圧)に変換してVCMドライバ18に与える。するとVCMドライバ18は、与

えられた制御量（制御電圧）を、例えば当該制御量に比例した値の正または負の電流（VCM電流）に変換してボイスコイルモータ16に供給する。ボイスコイルモータ16は、VCMドライバ18から供給されるVCM電流に応じた駆動力をキャリッジ13に与える。これによりキャリッジ13が角度回転（回動）し、キャリッジ13のサスペンション131の先端側に固定されているヘッド12が、目標位置に向かってディスク11の半径方向に移動される。CPU22は以上の動作をヘッド12が目標位置に移動されるまで繰り返す。

【0055】さてヘッド12が目標トラックに移動されると、CPU22はリード/ライト回路20により抽出されるバーストデータをもとに、ヘッド12の目標トラックの目標位置からのずれを算出し、そのずれをなくするのに必要な、つまりヘッド12を目標位置に位置決めするのに必要な制御量を求める。次にCPU22は、求めた制御量をシリアルインタフェース224から出力してD/A変換器24によりアナログの制御量（ここでは制御電圧）に変換させる。このアナログの制御量はVCMドライバ18に与えられ、当該制御量に対応したVCM電流がVCMドライバ18からボイスコイルモータ16に供給される。これによりボイスコイルモータ16からキャリッジ13に駆動力が与えられ、キャリッジ13に取り付けられているヘッド12が目標位置に近づけられる。

【0056】以上が通常状態におけるCPU22（内のヘッド制御回路221）による周知のヘッド制御である。さてCPU22は、上記通常状態においては、ヘッド制御回路221によるヘッド制御と並行して、以下に述べる図3のフローチャート中のステップS1～S4を、自身の有する電源遮断時用のアンロード制御機能（アンロード制御回路222）により繰り返し実行する。

【0057】まずCPU22は、ヘッド制御回路221により繰り返し求められるヘッド12の位置（シリンダ位置）のうち、最も最近に求められたシリンダ位置、つまりヘッド12の現在位置を確認する（ステップS1）。

【0058】次にCPU22は、ヘッド12を現在位置からディスク11の半径方向にその外周に向けて退避部14までリトラクトすると仮定した場合のリトラクト距離を、退避部14の位置（つまりリトラクト位置）からヘッド12の現在位置を減じることで算出する（ステップS2）。そしてCPU22は、算出したリトラクト距離からリトラクトに必要な（正または負のうちの予め定められた符号が付加された）リトラクト制御量（リトラクト制御電圧）と時間を算出する（ステップS3）。なお、リトラクト距離はヘッド12の位置に固有の値であることから、リトラクト距離を実際に算出しなくても、ヘッド12の位置からリトラクト制御量を求めることも

可能である。つまり、リトラクト制御量を求めるという観点からは、リトラクト距離とヘッド位置とは同義語であるといえる。

【0059】次にCPU22は、電源遮断検出回路21により電源遮断が検出されているか否かをチェックする（ステップS4）。もし、電源遮断が検出されていないならば、つまり電源電圧Vccが正常であるならば、CPU22は、その段階で1回分のアンロード制御を途中終了する。CPU22は、電源遮断が検出されない状態では、上記ステップS1からの処理を定期的に繰り返し実行する。

【0060】これに対して電源遮断が検出されている場合には、CPU22はアンロード制御回路222の出力が有効となるように切り替え回路223により切り替えて、以下のステップS5を行う。この電源遮断検出時には、VCMドライバ18、CPU22及びD/A変換器24を含むアンロード制御回路系には、後述するように、図6中のコンデンサ66から構成される補助電源、または図7中の電源安定化回路72を含む補助電源から電源電圧がほぼ一定期間印加される。

【0061】さてCPU22は、この期間内で、ヘッド12を現在位置から退避部14にリトラクトさせるために、ステップS3で算出したリトラクト制御量を同じく当該ステップS3で算出した時間だけシリアルインタフェース224からD/A変換器24に出力する。D/A変換器24は、CPU22からデジタルの制御量が出力されている期間だけ、対応するアナログの制御量（制御電圧）をVCMドライバ18に与える。するとVCMドライバ18は、与えられた制御量（制御電圧）を、例えば当該制御量に比例した電流（VCM電流）に変換し、当該制御量が与えられている期間だけボイスコイルモータ16に供給する（ステップS5）。ボイスコイルモータ16は、VCMドライバ18から供給されるVCM電流に応じた駆動力（ここではディスク11の外周側へ向かう駆動力）をキャリッジ13に与える。これによりキャリッジ13が角度回転して、キャリッジ13のサスペンション131の先端部が、ディスク11の外側に当該ディスク11に近接して配置された退避部14の傾斜部141まで移動し、更に当該傾斜部141を摺動して上り、当該退避部14の（図示せぬストップの位置で規定される）位置で停止される。つまりヘッド12が退避部14にリトラクトされる。

【0062】このように本実施形態においては、電源遮断時には、リトラクト（アンロード）制御に必要なCPU22を含む回路系（アンロード制御回路系）に補助電源からほぼ一定期間電源電圧が印加されるようにしている。そしてCPU22にて、電源遮断直前のヘッド12の位置に合わせてリトラクト時の制御量と時間を決定し、電源遮断時にVCMドライバ18に与えることにより、当該VCMドライバ18からボイスコイルモータ1

6にヘッド12の位置に対応したリトラクト用のVCM電流が与えられ、ヘッド12の位置に応じたアンロード制御が行われるようにしている。

【0063】つまり本実施形態においては、ヘッド12の位置に応じてアンロード制御することで、電源遮断時にも最適なアンロード用のVCM電流を流して、最適なアンロード動作を行うことができる。これにより、当該ヘッド12を支持するサスペンション131の先端が退避部14の傾斜部141に乗り上げる速度を、ヘッド12の位置に無関係に均一にして、ヘッド12が退避部14に確実にアンロードされるようにすると共に、ヘッド12或いはディスク11に損傷が与えられるのを防止できる。

【0064】これに対し、従来技術を適用した場合には、ヘッド12がデータゾーンの最内周或いは最外周に位置している状態でアンロードを行うと、退避部14に乗り上げる速度が均一ではなくなる。このため、最内周からのアンロード時に最適な設計をすると、最外周からのアンロードのための力が不十分となって、アンロードできなくなる。また最外周からのアンロード時に最適な設計をすると、最内周からでは速度がつきすぎて、ヘッド12、或いはディスク11にダメージを与えてしまう。

【0065】しかも本実施形態においては、ヘッド12の位置に合わせたリトラクト時の制御量と時間を決定する処理を定常的に繰り返し実行しているため、電源遮断が確認された際には、直ちにその直前に決定された制御量と時間を用いたアンロード動作を実行できる。したがって、電源遮断時にアンロード制御回路系に電源を供給する補助電源にコンデンサ等を使っても、時間的に十分に対処可能である。

【0066】なお、補助電源の電源供給能力に余裕があるならば、電源遮断検出回路21により電源が遮断されたことが検出されてから、図3のフローチャート中のステップS1～S3、S5を実行するようにしても構わない。

【0067】以上に述べた電源遮断時のアンロード制御では、リトラクト距離（ヘッド位置）で決まる一定の制御量がCPU22からD/A変換器24を介してVCMドライバ18に与えられるものとして説明したが、これに限るものではない。例えば、リトラクト距離（ヘッド位置）に応じたリトラクト制御量の時系列パターン（制御量パターン）を用いて、一層きめ細かな電源遮断時のアンロード制御を行うことも可能である。

【0068】そこで、図1の構成における電源遮断時のアンロード制御を中心とする動作の変形例として、リトラクト距離に応じた制御量の時系列パターンを利用したアンロード制御について図4のフローチャートを参照して説明する。

【0069】ここでは、CPU22内に、（ヘッド12

の位置で決まる）種々のリトラクト距離とリトラクト制御量（ここでは制御電圧を表すデータ）の時系列パターンとの対応関係を登録した、図4に示すテーブル（制御電圧パターンテーブル）225を設け、リトラクト距離により制御電圧パターンテーブル225を参照することで、演算処理を行うことなく、リトラクト距離に応じたリトラクト制御量（制御電圧）の時系列パターンが求められるようにしたことを特徴とする。

【0070】まずCPU22（内のアンロード制御回路222）は、ステップS11、S12によりヘッド12を現在位置から退避部14にリトラクトするのに必要な距離（リトラクト距離）を算出する。次にCPU22は、算出したリトラクト距離により制御電圧パターンテーブル225を参照し、そのリトラクト距離だけヘッド12をリトラクトするのに最適なリトラクト制御量（制御電圧）の時系列パターンを取得する（ステップS13）。このリトラクト制御量の時系列パターンは、リトラクト制御量と時間の対が時系列順に配列されたものである。

【0071】次にCPU22は、電源遮断検出回路21により電源遮断が検出されているか否かをチェックする（ステップS14）。もし、電源遮断が検出されていないならば、CPU22は1回分のアンロード制御を途中終了する。CPU22は、電源遮断が検出されない状態では、上記ステップS11からの処理を定期的に繰り返して実行する。

【0072】これに対して電源遮断が検出されている場合には、CPU22はアンロード制御回路222の出力が有効となるように切り替え回路223により切り替えて、ステップS13で取得したリトラクト制御量の時系列パターンに従い、その時系列順に対応する制御量に対応する時間だけシリアルインタフェース224からD/A変換器24を介してVCMドライバ18に順次与える（ステップS15）。するとVCMドライバ18からボイスコイルモータ16には、上記制御量の時系列パターンに対応したリトラクト電流（VCM電流の）が対応する時間毎に切り替えて順次供給される。これにより、先の例より一層きめ細かな電源遮断時のアンロード制御が可能となる。

【0073】さて、本実施形態では、ホストシステムから一定時間コマンドが発行されなかった場合には、ヘッド12をディスク11上のアンロード待機エリア110に移動して、ホストシステムからのコマンドを待つようにしている。そこで、このような状態で電源が遮断された場合のアンロード制御を中心とする動作を図5のフローチャートを参照して説明する。

【0074】まずCPU22は、ホストシステムから発行されるコマンドの時間間隔をタイマにより監視する（ステップS21）。もし、予め定められた一定時間を経過してもホストシステムからコマンドが発行されない

場合には、CPU 22はヘッド12の現在位置を調べ、当該ヘッド12がアンロード待機エリア110に既に位置しているか否かを判定する(ステップS22)。

【0075】もし、ヘッド12がアンロード待機エリア110に位置していないならば、CPU 22は、シリアルインタフェース224からD/A変換器24を介してVCMドライバ18を制御することで、通常のシーク制御と同様にしてヘッド12をディスク11上の現在位置からアンロード待機エリア110に移動させた後、(ステップS23)、ステップS24に進む。これに対し、ヘッド12が既にアンロード待機エリア110に位置しているならば、CPU 22はステップS23をスキップしてステップS24に進む。

【0076】ステップS24では、CPU 22は電源遮断検出回路21により電源遮断が検出されているか否かをチェックする。もし、電源遮断が検出されていないならば、CPU 22は、その段階で1回分のアンロード制御を途中終了する。CPU 22は、電源遮断が検出されない状態では、上記ステップS21からの処理を定期的に繰り返し実行する。

【0077】これに対して電源遮断が検出されている場合には、CPU 22は、アンロード待機エリア110から退避部14へのリトラクトに必要な制御量、つまりアンロード待機エリア110に固有の制御量を、当該アンロード待機エリア110に固有の時間だけ、シリアルインタフェース224からD/A変換器24を介してVCMドライバ18に与えることで、ヘッド12を最適な状態で退避部14にアンロードさせる。このアンロード制御に、アンロード待機エリア110(から退避部14へのリトラクト距離)に対応したリトラクト制御量の時系列パターンを用いるようにしても構わない。

【0078】以上に述べた、電源遮断時における3通りのアンロード制御は、いずれもオープンループ制御方式を適用しているが、補助電源の電源供給能力に余裕があるならば、ヘッド12の移動速度をヘッド12の位置に無関係に予め定められた一定速度となるように、ボイスコイルモータ16の駆動速度に応じて発生する逆起電圧に基づいて当該ボイスコイルモータ16を一定時間間隔でフィードバック制御する方式を適用することも可能である。なお、上記の一定時間間隔は、CPU 22に内蔵のタイマー回路(図示せず)により計測される。また、ボイスコイルモータ16の逆起電圧は、CPU 22に内蔵のA/D(アナログ/デジタル)変換器(図示せず)を通して当該CPU 22内に読み込むことができる。

【0079】次に、以上に述べた、CPU 22を含むアンロード制御回路系による電源遮断時のアンロード制御動作を可能とする磁気ディスク装置内の補助電源を中心とする第1乃至第4の構成例について、図6乃至図9を参照して順次説明する。

【0080】[第1の構成例] 図6は、図1の磁気ディスク装置において適用される補助電源を中心とする第1の構成例を示すブロック図であり、図1と同一部分には同一符号を付してある。

【0081】図6において、電源ライン(第1の電源ライン)61と、電源ライン(第2の電源ライン)62との間には、スイッチ63が設けられている。電源ライン61は、装置の主電源からの電源電圧Vccを伝達するのに用いられる。電源ライン62は、上記電源ライン61からの電源電圧Vccをアンロード制御回路系をなすCPU 22、D/A変換器24及びVCMドライバ18に伝達するのに用いられる。スイッチ63はFET等の半導体で構成され、通常状態(主電源の投入状態)においてはON状態(閉状態)に設定され、電源遮断時にOFF状態(開状態)に切り替え設定される。電源ライン61には、アンロード制御回路系以外の回路、例えば図1中のSPMドライバ17、ヘッドアンプ回路19、及びリード/ライト回路20などの他、電源遮断検出回路21、更には当該電源遮断検出回路21の電源検出に応じて電源の切り替えを行う電源切替回路64が接続されている。

【0082】電源切替回路64は、通常状態においてはスイッチ制御信号640を高レベルに設定し、電源遮断時には当該スイッチ制御信号640を低レベルに切り替える。このスイッチ制御信号640は、スイッチ63のON/OFF制御に用いられる。スイッチ63は、高レベルのスイッチ制御信号640が供給されている期間だけ、閉状態(ON状態)となる。

【0083】電源ライン62と接地(GND)間には、通常状態において電源電圧Vccにより電荷が蓄積されるコンデンサ66が設けられている。このコンデンサ66は、アンロード制御回路系に対してのみの補助電源をなす。

【0084】次に、図6の構成における電源切り替え動作について説明する。まず、装置の主電源が投入されている通常状態では、電源ライン61を介して装置内の各回路に電源電圧Vccが印加される。このような状態で主電源が遮断されると、その旨が電源遮断検出回路21により検出される。すると電源遮断検出回路21は、電源遮断検出状態にある旨の状態出力(電源遮断状態出力)を行う。この状態出力は、CPU 22及び電源切替回路64で検出可能である。

【0085】電源切替回路64は、電源遮断検出回路21からの電源遮断状態出力に応じてスイッチ制御信号640を高レベルから低レベルに切り替える。するとスイッチ63がON状態(閉状態)からOFF状態(開状態)に切り替えられ、電源ライン62は電源ライン61から切り離される。このスイッチ63はFET等の半導体で構成されるため、電源がオフでも動作可能である。

【0086】電源ライン62と接地(GND)間に接続

されたコンデンサ66には、装置の動作中に装置の主電源から電荷が蓄積される。これによりコンデンサ66は電源電圧Vccに充電される。

【0087】したがって、上記のように装置の主電源が遮断された場合には、コンデンサ66の充電電圧Vccが、電源ライン62に接続されているCPU22を含むアンロード制御回路系（ここでは、CPU22、D/A変換器24、及びVCMドライバ18からなるアンロード制御回路系）に印加される。このとき電源ライン61と電源ライン62とはスイッチ63により切り離されているため、電源ライン61側に接続されている回路、即ち図1中のヘッドアンプ回路19、リード/ライト回路20など、アンロード制御回路系以外の回路にはコンデンサ66からの電源電圧Vccは印加されない。

【0088】このように本実施形態においては、電源が遮断されると、装置全体ではなくて、アンロード制御に必要な最小限の回路（CPU22を含むアンロード制御回路系）のみに、コンデンサ66からの電源電圧Vccが印加される。したがって、小容量のコンデンサ66を用いても、電源遮断時のアンロード制御に必要な電力供給を実現でき、従来のようにボイスコイルモータ16に直接コンデンサから電流を供給するのと異なって、既に図3乃至図5のフローチャートを参照して説明したように、CPU22によるヘッド12の位置に応じた最適なアンロード制御を行うことができる。

【0089】なお、VCMドライバ18に、図10に示すように、ボイスコイルモータ16の駆動速度に応じて発生する逆起電圧を検出する逆起検出回路181を持たせ、CPU22によるアンロード制御として、当該逆起検出回路181の出力に基づくフィードバック制御方式を適用することも可能である。図10の構成では、CPU22は、上記逆起検出回路181の出力を内蔵のA/D変換器227を通して読み込んで、ヘッド12の移動速度が一定速度となるように、当該逆起検出回路181の出力（つまりボイスコイルモータ16の駆動速度に応じて発生する逆起電圧）に基づき、VCMドライバ18を通してボイスコイルモータ16を一定時間間隔でフィードバック制御する。

【0090】〔第2の構成例〕図7は、図1の磁気ディスク装置において適用される補助電源を中心とする第2の構成例を示すブロック図であり、図1または図6と同一部分には同一符号を付してある。

【0091】図7において、スピンドルモータ15は3相（U、V、Wの3相）のコイル（SPMコイル）を有している。SPMドライバ17は、スピンドルモータ15の各相（励磁相、駆動相）の切り替え制御、各コイルに流す電流の制御を行うことでスピンドルモータ15を所定の回転数で回転させる。

【0092】スピンドルモータ15の3相の各コイルには、当該スピンドルモータ15の回転に伴って誘導され

る交流の逆起電圧（逆起電力）が発生する。そこで図7の構成では、この逆起電圧を利用して電源を得るために、当該逆起電圧を整流する整流回路71と、この整流回路71の出力の安定化を図るための電源安定化回路72とが設けられる。電源安定化回路72はDC-DCコンバータにより構成される。

【0093】整流回路71の出力と電源安定化回路72の入力との間には、スイッチ73が設けられ、電源安定化回路72の出力と電源ライン62との間にはスイッチ74が設けられている。スイッチ73、74は、例えばFET等の半導体で構成されている。スイッチ73、74は、スイッチ63とは逆に、電源切替回路64からのスイッチ制御信号640が高レベルの通常状態においてはOFF状態（開状態）に設定され、電源遮断時には低レベルのスイッチ制御信号640に応じてON状態（閉状態）に切り替え設定される。

【0094】次に、図6の構成における電源切り替え動作について説明する。まず、装置の主電源が投入されている通常状態では、電源ライン61を介して装置内の各回路に電源電圧Vccが印加される。このような状態で主電源が遮断されると、その旨が電源遮断検出回路21により検出される。すると電源遮断検出回路21は電源遮断状態出力を行う。この状態出力は、CPU22及び電源切替回路64で検出可能である。

【0095】電源切替回路64は、電源遮断検出回路21からの電源遮断状態出力に応じてスイッチ制御信号640を高レベルから低レベルに切り替える。するとスイッチ63がON状態からOFF状態に切り替えられ、電源ライン62は電源ライン61から切り離される。同時にスイッチ73及び74がOFF状態からON状態に切り替えられる。

【0096】さて、装置の主電源が遮断されると、電源ライン61からSPMドライバ17への電源供給が断たれるため、SPMドライバ17の出力はディセーブルされる。これによりスピンドルモータ15は、等価的にSPMドライバ17から切り離される。ところがスピンドルモータ15は、イナーシャ（慣性力）によりSPMドライバ17の出力がディセーブルされても、しばらくの間は回転を続ける。このためスピンドルモータ15の各コイルには、電源遮断後もしばらくの間は逆起電圧が発生する。

【0097】スピンドルモータ15の各コイルに発生する逆起電圧は整流回路71により整流されて、DC電圧に変換される。スイッチ73、74は、通常状態においてはOFFされているが、電源が遮断されると、上記したように電源切替回路64からの低レベルのスイッチ制御信号640によりONする。すると、整流回路71の出力電圧（DC電圧）は、電源安定化回路72により安定なDC電圧に変換され、電源ライン62を介して、CPU22を含むアンロード制御回路系（ここでは、CP

U22、D/A変換器24、及びVCMドライバ18からなるアンロード制御回路系)のみに印加される。この結果、装置の電源が遮断されても、CPU22を含むアンロード制御回路系の動作が保証され、当該回路系による既に説明したようなヘッド12の位置に応じた最適なアンロード制御を行うことができる。

【0098】なお前記第1の構成例の変形例(図10)と同様に、VCMドライバ18に、図11に示すように逆起検出回路181を持たせ、CPU22によるアンロード制御として、当該逆起検出回路181の出力に基づくフィードバック制御方式を適用することも可能である。図11の構成では、CPU22は、上記逆起検出回路181の出力を内蔵のA/D変換器227を通して読み込んで、ヘッド12の移動速度が一定速度となるように、当該逆起検出回路181の出力に基づき、VCMドライバ18を通してボイスコイルモータ16を一定時間間隔でフィードバック制御する。

【0099】[第3の構成例]図8は、図1の磁気ディスク装置において適用される補助電源を中心とする第3の構成例を示すブロック図であり、図7と同一部分には同一符号を付してある。

【0100】図8の特徴は、CPU22として、当該CPU22内のアンロード制御に必要な要素部分226のみを動作させる低電圧モードが設定可能なCPUを適用していることにある。ここで、CPU22内のアンロード制御に必要な要素部分226は、シリアルインタフェース224の他、図示せぬ演算回路、タイマ回路、A/D変換器等である。

【0101】図8の構成において、電源遮断検出回路21による電源遮断検出に応じて電源切替回路64によりスイッチ制御信号640が低レベルに切り替えられると、当該低レベルのスイッチ制御信号640に応じてCPU22が低電圧モードに切り替えられる。このモードでは、CPU22内のアンロード制御に必要な要素部分226のみが動作可能となる。

【0102】即ちCPU22においては、電源遮断検出回路21からの電源遮断検出を示す状態出力に応じて、例えば前記ステップS4、ステップS14またはステップS24にて電源遮断を確認した場合には、上記低電圧モード切り替えられることになる。この場合、CPU22内の要素部分226のみが動作可能となって、前記ステップS5、ステップS15、またはステップS25の制御量出力が行われ、ヘッド12が退避部14にリトラクトされる。ここでは、要素部分226にA/D変換器を含める必要はない。

【0103】図8の構成においては、電源遮断検出時にはCPU22内のアンロード制御に必要な要素部分226のみが動作するため、CPU22全体が動作する場合に比べて電源遮断時のアンロード制御で消費される電力を低減することができる。

【0104】なお、VCMドライバ18に、図12に示すように逆起検出回路181を持たせると共に、CPU22内の要素部分226にA/D変換器227を含めることで、当該要素部分226によるアンロード制御として、上記逆起検出回路181の出力に基づくフィードバック制御方式を適用することも可能である。図12の構成では、CPU22内の要素部分226は、上記逆起検出回路181の出力を内蔵のA/D変換器227を通して読み込んで、ヘッド12の移動速度が一定速度となるように、当該逆起検出回路181の出力に基づき、VCMドライバ18を通してボイスコイルモータ16を一定時間間隔でフィードバック制御する。ヘッド12の移動速度が一定速度となるように、逆起検出回路181の出力(つまりボイスコイルモータ16の駆動速度に応じて発生する逆起電圧)に基づいて当該ボイスコイルモータ16を一定時間間隔でフィードバック制御する方式を適用することも可能である。

【0105】[第4の構成例]図9は、図1の磁気ディスク装置において適用される補助電源を中心とする第3の構成例を示すブロック図であり、図7と同一部分には同一符号を付してある。但し、この例は、図1の構成に、電源遮断時のアンロード制御を受け持つ専用のCPUが追加されることを前提としている。

【0106】図9の特徴は、CPU22とは別に、当該CPU22に比較して機能が制限された低電圧CPU91であって、当該CPU22より低電圧で動作可能な低電圧CPU91が設けられていることにある。ここではCPU91はA/D変換器911を内蔵し、ヘッド12を退避部14にリトラクトするのに必要な機能(アンロード制御機能)のみを有している。また、VCMドライバ18には、逆起検出回路181が設けられている。

【0107】図9において、電源ライン62とCPU22並びに低電圧CPU91の間には、例えばFET等の半導体で構成されるスイッチ92が設けられている。このスイッチ92は、電源ライン62と、CPU22の電源電圧端子22aまたは低電圧CPU91の電源電圧端子91aとを、電源切替回路64からのスイッチ制御信号640に応じて切り替え接続するのに用いられる。ここでは、スイッチ制御信号640が高レベルの通常状態においては、電源ライン62とCPU22の電源電圧端子22aとが接続され、スイッチ制御信号640が低レベルとなる電源遮断時には、電源ライン62と低電圧CPU91の電源電圧端子91aとの接続に切り替えられる。

【0108】また、CPU22、91のシリアルインタフェース出力22b、91bとD/A変換器24の入力との間には、例えばFET等の半導体で構成されるスイッチ93が設けられている。このスイッチ93は、D/A変換器24の入力と、CPU22のシリアルインタフェース出力22bまたは低電圧CPU91のシリアルイ

インタフェース出力 91b とを、電源切替回路 64 からのスイッチ制御信号 640 に応じて切り替え接続するのに用いられる。ここでは、スイッチ制御信号 640 が高レベルの通常状態においては、D/A 変換器 24 の入力と CPU 22 のシリアルインタフェース出力 22b とが接続され、スイッチ制御信号 640 が低レベルとなる電源遮断時には、D/A 変換器 24 の入力と低電圧 CPU 91 のシリアルインタフェース出力 91b との接続に切り替えられる。

【0109】また、VCM ドライバ 18 内の逆起検出回路 181 の出力と CPU 22 に内蔵の A/D 変換器 227 の入力並びに低電圧 CPU 91 に内蔵の A/D 変換器 911 の入力との間には、例えば FET 等の半導体で構成されるスイッチ 94 が設けられている。このスイッチ 94 は、逆起検出回路 181 の出力と、CPU 22 内の A/D 変換器 227 の入力または低電圧 CPU 91 内の A/D 変換器 911 の入力とを、電源切替回路 64 からのスイッチ制御信号 640 に応じて切り替え接続するのに用いられる。ここでは、スイッチ制御信号 640 が高レベルの通常状態においては、逆起検出回路 181 の出力と A/D 変換器 227 の入力とが接続され、スイッチ制御信号 640 が低レベルとなる電源遮断時には、逆起検出回路 181 の出力と A/D 変換器 911 の入力との接続に切り替えられる。

【0110】図 9 の構成では、通常状態においては、電源ライン 62 から供給される電源は、スイッチ 92 を介して CPU 22 及び低電圧 CPU 91 のうちの CPU 22 に与えられる。これにより CPU 22 が動作可能となり、ヘッド制御時であれば、シリアルインタフェース出力 22b から出力された制御量は、スイッチ 93 を介して D/A 変換器 24 に与えられる。すると、当該制御量に対応した VCM 電流が VCM ドライバ 18 からボイスコイルモータ 16 に供給される。これにより、上記 VCM 電流に対応した駆動力が発生してキャリッジ 13 に伝達され、ヘッド 12 が移動される。

【0111】このような状態において、電源遮断検出回路 21 による電源遮断検出に応じて電源切替回路 64 によりスイッチ制御信号 640 が低レベルに切り替えられると、当該低レベルのスイッチ制御信号 640 に応じてスイッチ 92～94 が切り替えられる。これにより、電源ライン 62 は CPU 22 の電源電圧端子 22a との接続状態から、低電圧 CPU 91 の電源電圧端子 91a との接続状態に切り替えられる。また、D/A 変換器 24 の入力は CPU 22 のシリアルインタフェース出力 22b との接続状態から、低電圧 CPU 91 のシリアルインタフェース出力 91b との接続状態に切り替えられる。また、逆起検出回路 181 の出力は CPU 22 内の A/D 変換器 227 の入力との接続状態から、低電圧 CPU 91 内の A/D 変換器 911 の入力との接続状態に切り

替えられる。同時に、スイッチ 63, 73, 74 も切り替えられ、電源ライン 62 には、スピンドルモータ 15 の逆起電圧に基づいて生成される電源安定化回路 72 からの電源電圧が供給される。

【0112】すると、電源安定化回路 72 からの電源電圧が電源ライン 62、更にはスイッチ 92 を介して低電圧 CPU 91 の電源電圧端子 91a に供給される。これにより低電圧 CPU 91 が動作し、ヘッド 12 を退避部 14 にリトラクトさせるための予め定められたアンロード制御を行う。ここでは低電圧 CPU 91 は、スイッチ 94 を介して導かれる逆起検出回路 181 の出力を内蔵の A/D 変換器 227 を通して読み込んで、ヘッド 12 の移動速度が一定速度となるように、当該逆起検出回路 181 の出力（つまりボイスコイルモータ 16 の駆動速度に応じて発生する逆起電圧）に基づき、VCM ドライバ 18 を通してボイスコイルモータ 16 を一定時間間隔でフィードバック制御する。

【0113】なお、低電圧 CPU 91 において前記ステップ S5、ステップ S15 またはステップ S25 によるアンロード制御を行うことも可能である。但し、そのためには、CPU 22 が前記ステップ S3 またはステップ S13 で求めた制御量の情報、或いは前記ステップ S3 またはステップ S13 で求めたヘッド位置の情報、或いは前記ステップ S23 の動作でヘッド 12 がアンロード待機エリア 110 に待機させられている旨の情報を、低電圧 CPU 91 が受け取るための機構が必要となる。この機構としては、少なくとも CPU 22 からの書き込みと、低電圧 CPU 91 からの読み出しが可能で、電源ライン 62 から電源が供給される RAM、或いはレジスタ等の記憶手段が適用可能である。

【0114】以上は、ヘッドのロード・アンロード方式を適用する磁気ディスク装置に適用した場合について説明したが、本発明は、ヘッド 12 のリトラクト先がディスク 11 上の CSS エリアとなる CSS 方式の磁気ディスク装置にも同様に適用できる。

【0115】

【発明の効果】以上詳述したように本発明によれば、装置の電源遮断時にヘッド位置に応じたヘッドリトラクト制御が行えるため、ヘッドリトラクトの安定化を図ることができ、キャリッジがストップ或いは退避部の傾斜部に高速度で衝突してヘッド或いはディスクに損傷を与えるのを防止できる。

【0116】また本発明によれば、通常状態においてヘッド制御と並行してヘッド位置に合わせたリトラクト時の制御量の情報を取得する処理を定常的に繰り返し実行しているため、電源遮断時には直ちにその直前に決定された制御量の情報を用いたヘッドリトラクト動作が実行できる。

【0117】また本発明によれば、上記の如く電源遮断時のヘッドリトラクト動作が直ちに行えることから、つ

まり電源遮断時にヘッドリトラクトのための制御量の情報を取得する処理を行う必要がないことから、ヘッドリトラクト制御に要する電力が少なくて済む。

【0118】また本発明によれば、上記の如くヘッドリトラクト制御に要する電力が少なくて済むことから、ヘッドリトラクト制御にCPUを用いることができ、これにより電源遮断時におけるきめ細かなヘッドリトラクト制御が実現できる。

【0119】また本発明によれば、電源遮断時におけるCPU内の動作部分をヘッドリトラクト制御に必要な部分に制限することで、或いはヘッドリトラクト制御に機能が限定されたCPUに切り替えることで、当該CPUでのヘッドリトラクト制御に必要な電力を一層低減することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る磁気ディスク装置の全体構成を示すブロック図。

【図2】ヘッドのロード・アンロード方式を説明するための図。

【図3】図1の構成における電源遮断時のアンロード制御を中心とする動作を説明するためのフローチャート。

【図4】図1の構成における電源遮断時のアンロード制御を中心とする動作の変形例を説明するためのフローチャート。

【図5】図1の構成における電源遮断時のアンロード制御を中心とする動作の他の変形例を説明するためのフローチャート。

【図6】同実施形態において、CPUを含むアンロード制御回路系による電源遮断時のアンロード制御動作を可能とする磁気ディスク装置内の補助電源を中心とする第1の構成例を示すブロック図。

【図7】同実施形態において、CPUを含むアンロード制御回路系による電源遮断時のアンロード制御動作を可能とする磁気ディスク装置内の補助電源を中心とする第2の構成例を示すブロック図。

【図8】同実施形態において、CPUを含むアンロード制御回路系による電源遮断時のアンロード制御動作を可

能とする磁気ディスク装置内の補助電源を中心とする第3の構成例を示すブロック図。

【図9】同実施形態において、CPUを含むアンロード制御回路系による電源遮断時のアンロード制御動作を可能とする磁気ディスク装置内の補助電源を中心とする第4の構成例を示すブロック図。

【図10】図6の構成の変形例を示すブロック図。

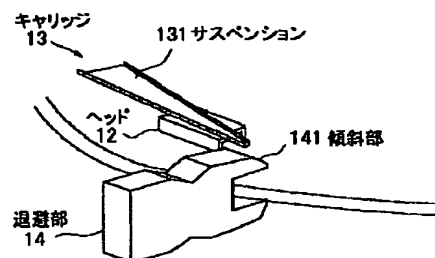
【図11】図7の構成の変形例を示すブロック図。

【図12】図8の構成の変形例を示すブロック図。

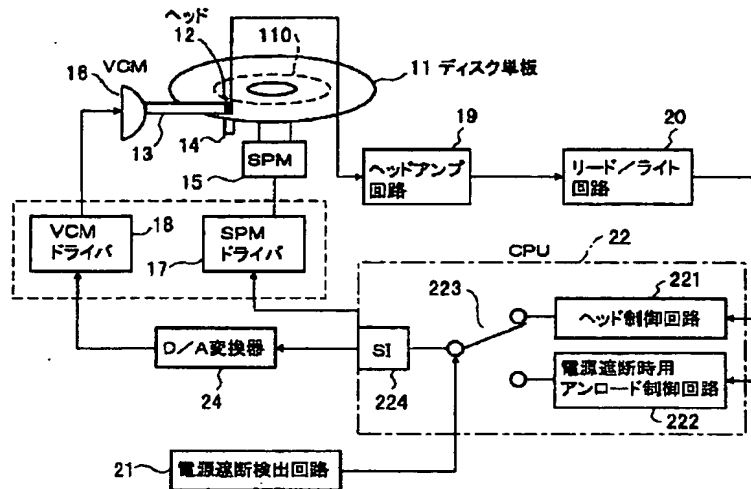
【符号の説明】

- 11…ディスク
- 12…ヘッド
- 13…キャリッジ
- 14…退避部（退避箇所）
- 15…スピンドルモータ（SPM）
- 16…ボイスコイルモータ（VCM）
- 18…VCMドライバ
- 21…電源遮断検出回路
- 22…CPU（第1のCPU）
- 24…D/A変換器
- 61…電源ライン（第1の電源ライン）
- 62…電源ライン（第2の電源ライン）
- 63…スイッチ（第1のスイッチ）
- 64…電源切替回路
- 66…コンデンサ（補助電源手段）
- 71…整流回路（補助電源手段）
- 72…電源安定化回路（補助電源手段）
- 73…スイッチ（第3のスイッチ）
- 74…スイッチ（第2のスイッチ）
- 91…低電圧CPU（第2のCPU）
- 92…スイッチ（第2のスイッチ）
- 110…アンロード待機エリア
- 181…逆起検出回路
- 224…シリアルインタフェース
- 226…要素部分
- 227, 911…A/D変換器
- 640…スイッチ制御信号

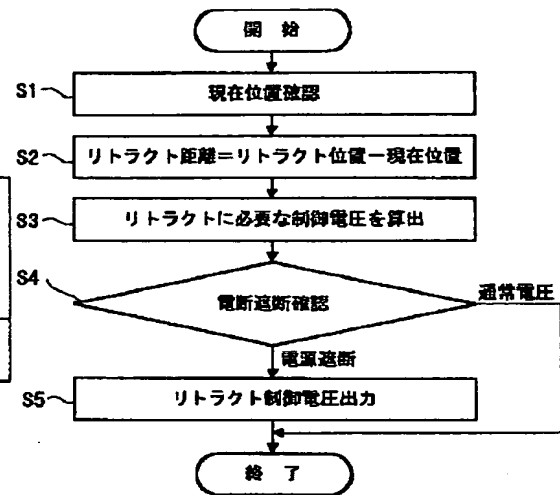
【図2】



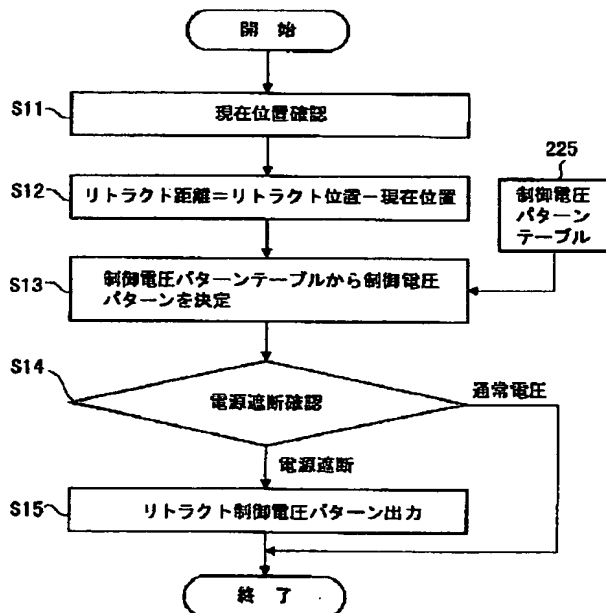
【図1】



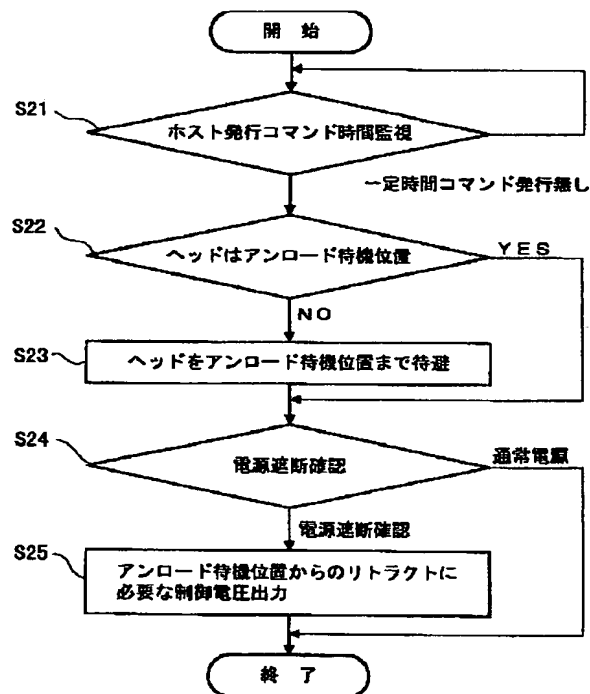
【図3】



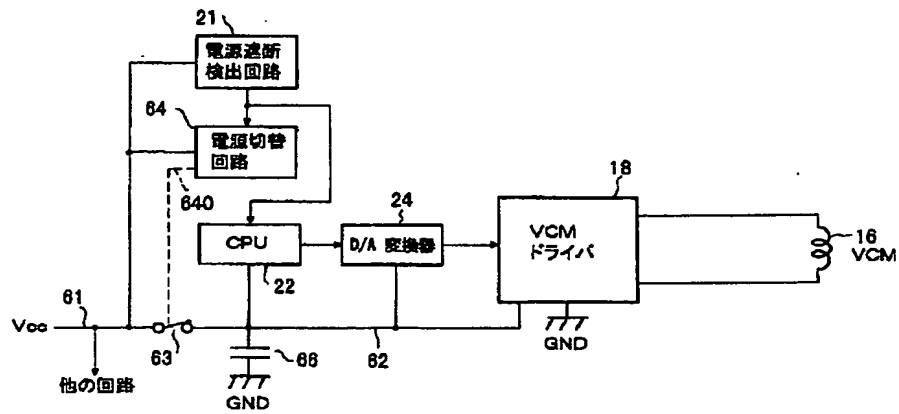
【図4】



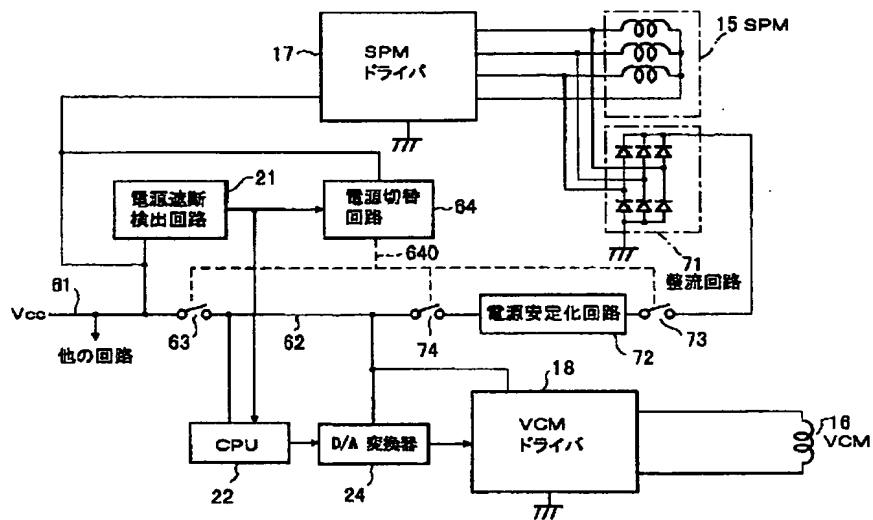
【図5】



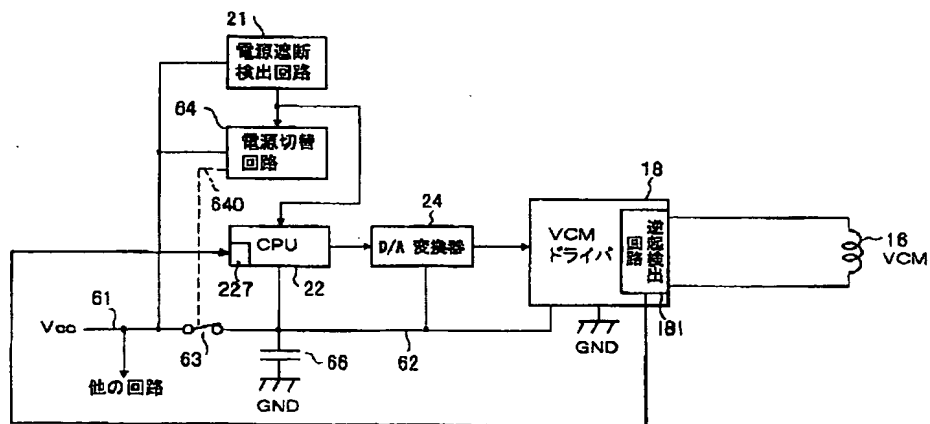
【図6】



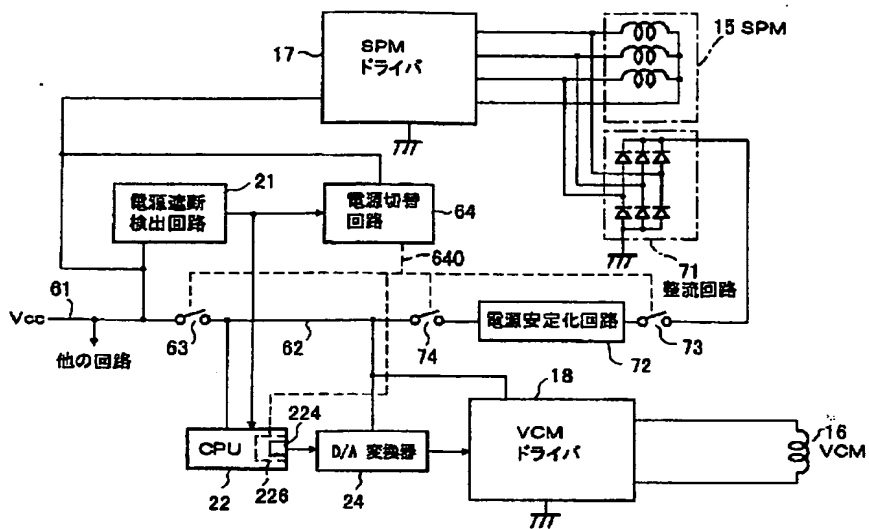
【図7】



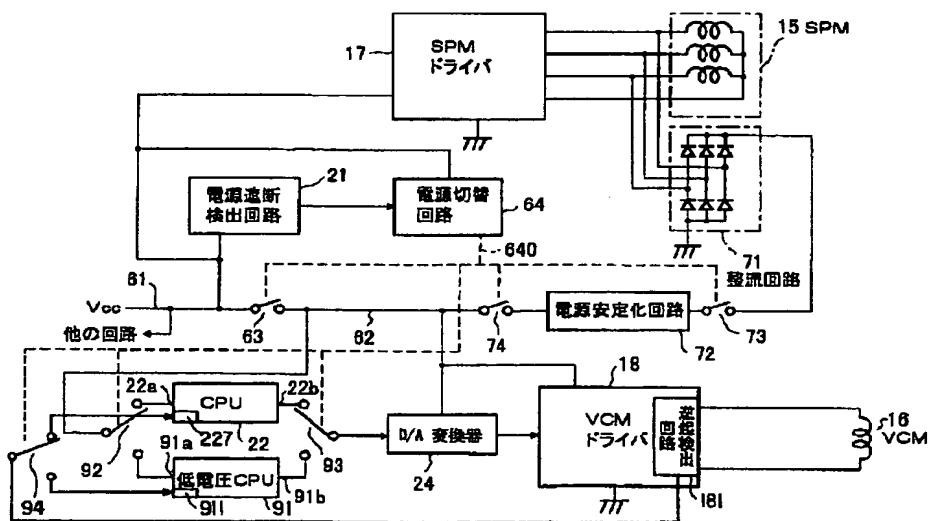
【図10】



【図 8】



【図 9】



[illegible]

Figure 1 is a block diagram of a power supply system. The diagram shows a Vcc input line branching into several paths. One path goes through a switch 63 to a CPU 22. Another path goes through a switch 62 to a D/A converter 24. A third path goes through a switch 74 to a VCM driver 18. A fourth path goes through a switch 73 to a VCM coil 16. A fifth path goes through a switch 72 to a power stabilization circuit 18. A sixth path goes through a switch 71 to a rectifier circuit 71. A seventh path goes through a switch 64 to a power switching circuit 64. An eighth path goes through a switch 61 to other circuits. A power source interruption detection circuit 21 is connected to the Vcc line and the CPU 22. An SPM driver 17 is connected to the Vcc line and the SPM coils 15. A ground symbol is shown at the bottom.

(72)発明者 荊田 浩行
東京都青梅市末広町2丁目9番地 株式会
社東芝青梅工場内

Fターム(参考) 5D068 AA01 BB01 EE11 GG25